

2829  
Jfw/B

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**


In re Application of  
Chihiro Araki

App. No.: 10/063,869  
Filed: May 21, 2002  
Conf. No.: 2434  
Title: INSPECTION METHOD AND  
INSPECTION APPARATUS FOR  
SEMICONDUCTOR CIRCUIT  
Examiner: T. Nguyen  
Art Unit: 2829

Commissioner for Patents  
Arlington, VA 22313-1450

I hereby certify that this correspondence and all  
marked attachments are being deposited with  
the United States Patent Office via first class  
mail on:

June 16, 2004


  
Ernest A. Beutler  
Reg. No. 19901

**TRANSMITTAL OF PRIORITY DOCUMENT**

Dear Sir:

In support of applicants' priority claim made in the declaration of this application, enclosed  
herewith is a certified copy of Japanese Application, Serial Number 2001-161739, filed May 30, 2001.  
Pursuant to the provisions of 35 USC 119 please enter this into the file.

Respectfully submitted:

  
Ernest A. Beutler  
Reg. No. 19901

Phone (949) 721-1182  
Pacific Time

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 5月30日

出 願 番 号

Application Number:

特願2001-161739

[ST.10/C]:

[JP2001-161739]

出 願 人

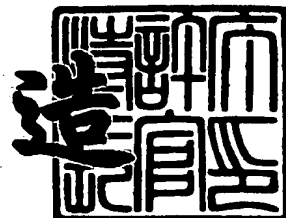
Applicant(s):

株式会社モリック

2002年 5月 7日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3032649

【書類名】 特許願

【整理番号】 P17575

【提出日】 平成13年 5月30日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 23/29

【プルーフの要否】 要

【発明者】

    【住所又は居所】 静岡県周智郡森町森 1 4 5 0 番地の 6 株式会社モリッ  
                                ク内

    【氏名】 荒木 千博

【特許出願人】

    【識別番号】 000191858

    【氏名又は名称】 株式会社モリック

【代理人】

    【識別番号】 100100284

    【弁理士】

    【氏名又は名称】 荒井 潤

    【電話番号】 045-590-3321

【手数料の表示】

    【予納台帳番号】 019415

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【書類名】 明細書

【発明の名称】 半導体回路の検査方法および検査装置

【特許請求の範囲】

【請求項 1】

複数の半導体素子を並列に接続した半導体回路からなるワークの検査方法であって、

前記ワークをサーモグラフィカメラで撮影して各半導体素子の発熱状態を検出し、この発熱状態に基づいて前記ワークの良否を判別することを特徴とする半導体回路の検査方法。

【請求項 2】

時間をずらせてワークの温度を測定し、その温度差に基づいて前記ワークの良否を判別することを特徴とする請求項 1 に記載の半導体回路の検査方法。

【請求項 3】

時間をずらせて少なくとも 2 回以上の温度を測定して各素子の発熱特性を検出し、その発熱特性に基づいて前記ワークの良否および不良の場合の原因を判別することを特徴とする請求項 2 に記載の半導体回路の検査方法。

【請求項 4】

前記半導体素子は、回転機器制御ユニット内に組込まれた電力制御用のパワーデバイスであることを特徴とする請求項 3 に記載の半導体回路の検査方法。

【請求項 5】

複数の半導体素子を並列に接続した半導体回路からなるワークの検査装置であって、

検査すべきワークをセットする装置本体と、使用状態に対応した負荷をワークに印加するための負荷回路と、該負荷回路を介して前記ワークに動作電流を流すための電源と、前記ワークに駆動信号を印加するための駆動波形発生回路と、前記装置本体にセットされたワークを撮影するためのサーモグラフィカメラと、該サーモグラフィカメラに接続された画像処理装置と、検査プログラムを内蔵した制御装置とを備えたことを特徴とする半導体回路の検査装置。

【請求項 6】

前記半導体素子は、回転機器制御ユニット内に組込まれた電力制御用のパワーデバイスであることを特徴とする請求項5に記載の半導体回路の検査装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数の半導体素子を並列に接続した半導体回路からなるワークの検査方法および検査装置に関する。

【0002】

【従来の技術】

複数の半導体素子を組込んだ回路基板からなる各種半導体装置の生産プロセスにおいて、工場等の製造ライン上で基板上に半導体回路を組立てた後、製品出荷あるいは次工程に搬送される前に、半導体回路基板（ワーク）の機能検査が行われる。

【0003】

この機能検査を行なう場合、従来は、ワークに対し素子の動作電流を流して各素子が動作するかどうかを検査して良否を判別していた。

【0004】

しかしながら、複数の素子が並列に接続された半導体回路では、1個の素子が例えばオープン破壊されて断線状態であっても、他の素子に電流が流れて動作するため、ワークの不良が発見できない。このようなオープン破壊によるワークの不良を検出するために、検査電流として、1個の素子が破壊されている場合に残りの各素子に対し、マージンを見込んだ限界値以上の電流が流れるような大きな電流をワークに入力してオープン破壊素子の有無を検出する方法も行われていた。

【0005】

【発明が解決しようとする課題】

しかしながら、このような大きな電流をワークに入力して検査を行なうと、不良素子がある場合に他の正常な素子が全て破壊されてしまい、製品が無駄になって歩留まりが低下する。このため全数検査ができず、ロットごとに一部の検査を

行なうことになり、検査の信頼性が充分なものとならない。

【0006】

またこの場合、ワーク全体の動作特性の劣化が判別できたとしても、どの素子が破壊されているかの判別はできない。

【0007】

これに対処して、多数の微細な検査プローブを備えた測定装置を用いて全ての素子を個々に検査しようとするれば、検査装置が複雑で高価なものとなる。さらにワークに対して実際の使用状態と同様の負荷電圧電流をかけるとその電源装置及び負荷装置が高価なものとなる。

【0008】

また、素子に軽微な静電破壊が起きている場合には、素子に電流が流れるため、この場合にも従来の検査方法では発見できない。

【0009】

特に静電破壊が起きている場合には、最初はほぼ正常に動作するが、使用中に静電破壊素子の機能低下が進み、回路全体が動作不良を起こす要因となり回路寿命が短くなる。

【0010】

本発明は上記従来技術を考慮したものであって、複数の並列接続された半導体素子からなる回路における各素子の良否を的確に判別できる半導体回路の検査方法および検査装置の提供を目的とする。

【0011】

【課題を解決するための手段】

前記目的を達成するため、本発明では、複数の半導体素子を並列に接続した半導体回路からなるワークの検査方法であって、前記ワークをサーモグラフィカメラで撮影して各半導体素子の発熱状態を検出し、この発熱状態に基づいて前記ワークの良否を判別することを特徴とする半導体回路の検査方法を提供する。

【0012】

この構成によれば、サーモグラフィカメラの撮像データの画像処理により個々の半導体素子の発熱状態が検出されるため、並列接続された複数の半導体素子か

らなる半導体回路での各素子について、オープン破壊による断線および静電破壊による発熱異常等の個々の素子の不良が的確に判別できる。

【 0 0 1 3 】

好ましい構成例では、時間をずらせてワークの温度を測定し、その温度差に基づいて前記ワークの良否を判別することを特徴としている。

【 0 0 1 4 】

この構成では、時間をずらせてワークの温度を測定し、単にワークの温度に基づくのではなく、温度差による温度の上昇率に基づいて検査することにより、個々の素子固有の特性のばらつきやワーク全体あるいは製造ラインにおけるロット間での特性のばらつきに影響されず、また測定開始時の装置やワークの温度あるいは周囲温度に影響されず、素子自体の発熱特性に基づいて良否判断ができ、検査の信頼性が高まる。

【 0 0 1 5 】

さらに好ましい構成例では、時間をずらせて少なくとも2回以上の温度を測定して各素子の発熱特性を検出し、その発熱特性に基づいて前記ワークの良否および不良の場合の原因を判別することを特徴としている。

【 0 0 1 6 】

この構成によれば、時間に対する温度変化状態を検出してその温度プロファイルから特定の不良原因が判別される。

【 0 0 1 7 】

好ましい適用例では、前記半導体素子は、回転機器制御ユニット内に組み込まれた電力制御用のパワーデバイスであることを特徴としている。

【 0 0 1 8 】

この適用例によれば、特に発熱が大きくまた製品化後は樹脂封止されて部品や素子交換ができないモータや発電機等の回転機器の電力制御用回路基板をワークとして、その製造ラインでFETその他のダイオード等のパワーデバイスの検査を行なうことにより、安定した特性で寿命の長い製品が得られダイオードの信頼性が向上する。

【 0 0 1 9 】

さらに本発明では、上記本発明の検査方法を実施するための検査装置として、複数の半導体素子を並列に接続した半導体回路からなるワークの検査装置であって、検査すべきワークをセットする装置本体と、使用状態に対応した負荷をワークに印加するための負荷回路と、該負荷回路を介して前記ワークに動作電流を流すための電源と、前記ワークに駆動信号を印加するための駆動波形発生回路と、前記装置本体にセットされたワークを撮影するためのサーモグラフィカメラと、該サーモグラフィカメラに接続された画像処理装置と、検査プログラムを内蔵した制御装置とを備えたことを特徴とする半導体回路の検査装置を提供する。

#### 【0020】

この構成によれば、パソコン等の制御装置に内蔵された検査プログラムにしたがって、ワークを装置本体にセットした後、所定のシーケンスでワークに駆動電流を流して動作させ、これをサーモグラフィカメラで撮影してその撮像データを画像処理して発熱状態を検出し、この発熱状態により半導体素子の良否を判別できる。

#### 【0021】

好ましい適用例では、前記半導体素子は、回転機器制御ユニット内に組込まれた電力制御用のパワーデバイスであることを特徴としている。

#### 【0022】

この適用例によれば、特に発熱が大きくまた製品化後は樹脂封止されて部品や素子交換ができないモータや発電機等の回転機器の電力制御用回路基板をワークとして、その製造ラインでFETその他のダイオード等のパワーデバイスの検査を行なうことにより、安定した特性で寿命の長い製品が得られダイオードの信頼性が向上する。

#### 【0023】

#### 【発明の実施の形態】

以下図面を参照して本発明の実施の形態について説明する。

図1は、本発明の実施形態に係る半導体回路検査装置の構成図である。

複数の半導体素子（例えばFET）からなる検査対象のワーク（プリント回路基板）1が検査装置本体（不図示）にセットされる。ワーク1に負荷回路2を介



して電源 3 が接続される。負荷回路 2 は、ワーク 1 に対し実際の使用状態と同様又はそれ以下の負荷をかけてその動作や特性を検査するためのものである。電源 3 は制御装置 4 に接続され、この制御装置 4 がワーク制御用の電源 3 をオン／オフ制御する。制御装置 4 は、駆動波形発生回路 5 を介してワーク 1 に接続される。この駆動波形発生回路 5 は、検査する半導体素子をスイッチングさせる駆動信号波形を作成し、これをワーク 1 の各 F E T に印加する。

#### 【 0 0 2 4 】

装置本体にセットされたワーク 1 の上方にはこのワーク 1 を撮影するサーモグラフィカメラ 6 が備わる。サーモグラフィカメラ 6 は、ワーク 1 を撮影してその熱画像データを画像処理装置 7 に送る。画像処理装置 7 は、制御装置 4 のプログラムあるいは入力指令信号にしたがって、熱画像データを処理して温度計算等を行い、これをモニター 8 に表示する。

#### 【 0 0 2 5 】

図 2 は上記図 1 の検査装置を用いた半導体回路検査方法のフローチャートであり、図 3 はそのタイムチャートである。フローチャートの各ステップの動作は以下のとおりである。

#### 【 0 0 2 6 】

ステップ S 1 : 手動または制御装置 4 (図 1) からの G P I B 通信ライン等による入力指令によりワーク制御用の電源 3 (図 1) をオンにする。この時点またはこれより幾分前から、サーモグラフィカメラ 6 によりワーク 1 の個々の素子 (後述の図 6 のダイオード 1 7 や F E T 1 8) を撮影し、熱画像データを画像処理装置 7 に送る。

#### 【 0 0 2 7 】

ステップ S 2 : 駆動波形発生回路 5 から各半導体素子 (F E T) のスイッチング用の駆動信号をオンにする。このステップ S 2 は、図 3 の時間  $t_0$  で示すように上記ステップ S 1 と同時でもよい。これらのステップ S 1, S 2 によりワーク 1 の各 F E T が動作して温度が上昇する。

#### 【 0 0 2 8 】

ステップ S 3 : 時間  $t_1$  において、画像処理装置 7 でワーク 1 の各 F E T の温

度  $T_1$  を計測する。

ステップ S 4 : 温度  $T_1$  が所定の許容範囲内（正常動作しているときの温度範囲内）かどうかを判別する。

【 0 0 2 9 】

ステップ S 5 : 温度  $T_1$  が正常であれば、時間  $t_2$  において熱画像データから温度  $T_2$  を計測する。

ステップ S 6 : 温度  $T_2$  が所定の許容範囲内（正常動作しているときの温度範囲内）かどうかを判別する。

【 0 0 3 0 】

ステップ S 7 : 温度  $T_2$  が正常であれば、時間  $t_3$  で、駆動波形発生回路 5 からワーク 1 に印加されていた駆動信号をオフにする。

ステップ S 8 : ステップ S 7 に続いて又は図 3 のように同時に、電源 3 をオフにする。これにより検査のための通電が終了し、図 3 に示すように、素子温度が低下し始める。

【 0 0 3 1 】

ステップ S 9 : 上記ステップ S 3, S 5 で測定した温度データ  $T_1$ ,  $T_2$  からその温度差  $\Delta T$  ( $= T_1 - T_2$ ) を計算する。これにより、時間  $t_1$  から  $t_2$  までの温度上昇が計算される。

【 0 0 3 2 】

ステップ S 1 0 : 上記ステップ S 9 で計算した温度上昇の値  $\Delta T$  が正常な素子の場合の温度上昇の範囲内かどうかを判別する。このように温度差によってワークの良否を判別することにより、 $T_1$  のみ又は  $T_2$  のみで判断する場合に比べ、個々の FET 固有の特性のばらつきやワーク全体あるいはロット間での特性のばらつきに影響されず、また測定開始時の装置やワークの温度あるいは周囲温度に影響されず素子自体の発熱特性に基づいて判断ができ、検査の信頼性が高まる。この場合、上記ステップ S 4, S 6 での  $T_1$  および  $T_2$  の判断基準の範囲によっては、該ステップ S 4, S 6 において  $T_1$  および  $T_2$  が個々に両方とも正常であっても、その差  $\Delta T$  が正常範囲に入らない場合もあるため、 $T_1$ ,  $T_2$  の判別ステップ S 4, S 6 に加えて  $\Delta T$  の判別ステップ S 1 0 を設けることが望ましい。

ただし、T 1 または T 2 の判断基準範囲の設定によっては、ステップ S 4 または S 6 のいずれか一方を省略してもよい。

【0 0 3 3】

ステップ S 1 1 :  $\Delta T$  が正常値であれば、モニター画面あるいはその他の表示ランプ等にワークの検査結果が正常である旨の OK 表示を行う。

ステップ S 1 2 : 前記ステップ S 4 または S 6 において、温度 T 1 または T 2 が正常範囲に入らなかった場合に、駆動波形発生回路 5 をオフにする。

【0 0 3 4】

ステップ S 1 3 : ステップ S 1 2 に続いて又は同時に、電源 3 をオフにする。  
ワークに異常が発見されたため、検査を終了するためである。

ステップ S 1 4 : 上記ステップ S 4 , S 6 , S 1 0 で、ワークに異常があると判別されたときに、モニター画面あるいはその他の表示ランプ等にワークが不良である旨の NG 表示を行う。

【0 0 3 5】

図 4 は、本発明の別の実施形態の説明図である。

静電破壊を起している素子については、電流を流したときの温度変化状態の概略傾向が予め分かっている。また、素子の半田接合不良や、半田接合部で発生するボイドにより抵抗値が増加している場合の温度変化状態の概略傾向が予め分かっている。したがって、ワークに検査電流を通電して少なくとも 3 点以上の温度を検出することにより、温度変化状態を判別し、これを予め分かっている静電破壊の温度プロファイルあるいはボイド発生等の場合の温度プロファイルと比較することにより、不良を起している素子の検出がその原因とともに検出される。

【0 0 3 6】

例えば、半田接合部にボイドが発生している素子は、正常な素子に比べ、図 4 に示すように、駆動信号の通電により上に凸形状の温度プロファイルで温度上昇変化する傾向がある。したがって、時間をずらせて 3 点またはそれ以上の点で温度を測定することにより、温度プロファイルの概略が計測でき、これに基づいてボイドによる接合不良の素子を判別できる。

【0 0 3 7】

また、静電破壊により、VGS-I V特性（ゲートソース間電圧および電流電圧特性）に異常がある素子についても、その概略の温度プロファイルが予め分かっているため、ワークに対し3点またはそれ以上の点で温度を測定して温度プロファイルを検出することにより、静電破壊を起している素子を判別できる。

## 【0038】

図5は本発明が適用される電動車両駆動用のモータ制御ユニットを構成する回路基板の平面図である。

アルミニウム基板9上に銅による導体パターン（不図示）が形成されその上にレジスト10がコーティングされる。このレジスト10をパターニングすることによりモータ制御回路を構成するダイオード用のランドパターン11およびFET用のランドパターン12が形成される。アルミニウム基板9上の3ヵ所に制御回路の出力取出端子部13a、13b、13cが形成され、それぞれ2本の出力端子用の孔14が形成される。アルミニウム基板9の4隅には後述のケース本体に固定するための取付け孔15が設けられる。基板上にはさらに、駆動回路を構成するゲート抵抗16が備わる。

## 【0039】

図6（A）（B）は、図5のアルミニウム基板9のチップ実装状態の平面図および正面図である。

ダイオード用の各ランドパターン11にダイオード17が半田接合され、FET用の各ランドパターン12にFET18が半田接合される。各ダイオード17は樹脂19でそれぞれ封止される。各FET18は、コネクタ21とともに樹脂20で封止される。このようなダイオード17およびFET18を封止する樹脂材料としては、一般に市販されている線膨張係数 $15 \sim 30 \times 10^{-6} / ^\circ\text{C}$ の液状封止材料を選択して用いることができる（例えば銅に近似する線膨張係数 $15 \times 10^{-6} / ^\circ\text{C}$ やアルミニウムに近似する線膨張係数 $22 \times 10^{-6} / ^\circ\text{C}$ 等の封止材料が市販され容易に入手可能である）

## 【0040】

図7（A）（B）（C）は、それぞれ図6のアルミニウム基板9を組込んだモータ制御ユニットの平面透視図、正面透視図および側面図である。

このモータ制御ユニット 2 2 は、アルミニウム基板 9 等により構成された駆動制御回路をケース本体 2 3 内に収容したものである。このケース本体 2 3 は、アルミニウムまたはその合金からなる金属材料を押出し成形により形成したものである。ケース本体 2 3 は、両端が開放した筒状体であり、外周面に複数の並列するリブ 2 4 が突出して形成される。このリブ 2 4 により、ケース本体 2 3 の表面積が大きくなって放熱性が高まるとともに、ケース本体 2 3 の剛性や強度が高まる。アルミニウム基板 9 上には、電解コンデンサ 2 5 等の駆動制御回路（図 9 参照）を構成する素子が搭載される。2 6 a, 2 6 b, 2 6 c は、前述の出力端子取出し部 1 3 a, 1 3 b, 1 3 c（図 5、図 6 参照）に接続する端子取出板である。制御回路の各信号線は電気ケーブル 3 0 およびカブラ 2 7 を介して車両側のスイッチその他の駆動または制御部品に接続される。アルミニウム基板 9 の下面側には、前述の出力端子用の孔 1 4（図 5、図 6 参照）を挿通して設けた出力端子 2 8 が突出する。このようなアルミニウム基板 9 およびこれに搭載された電子部品はケース本体 2 3 内に収容され樹脂（不図示）により封止される。

#### 【 0 0 4 1 】

図 8 は、上記モータ制御ユニット 2 2 の外観構成図であり、（A）は平面図、（B）は正面図、（C）は側面図である。

前述のように表面にリブ 2 4 が形成されたケース本体 2 3 の一方の側面から端子取出板 2 6 a, 2 6 b, 2 6 c およびカブラ 2 7 に接続する電気ケーブル 3 0 が取出される。ケース本体 2 9 内は樹脂 2 9 で封止される。

#### 【 0 0 4 2 】

#### 【発明の効果】

以上説明したように、本発明では、サーモグラフィカメラの撮像データの画像処理により個々の半導体素子の発熱状態が検出されるため、並列接続された複数の半導体素子からなる半導体回路での各素子について、オープン破壊による断線および静電破壊による発熱異常等の個々の素子の不良が的確に判別できる。

#### 【 0 0 4 3 】

この場合、時間をずらせてワークの温度を測定し、単にワークの温度に基づくのではなく、温度差による温度の上昇率に基づいて検査することにより、個々の素

子固有の特性のばらつきやワーク全体あるいは製造ラインにおけるロット間での特性のばらつきに影響されず、また測定開始時の装置やワークの温度あるいは周囲温度に影響されず、素子自体の発熱特性に基づいて良否判断ができ、検査の信頼性が高まる。

【図面の簡単な説明】

- 【図 1】 本発明に係る半導体回路検査装置の構成図。  
【図 2】 図 1 の検査装置を用いた検査方法のフローチャート。  
【図 3】 図 2 のフローチャートのタイムチャート。  
【図 4】 本発明の別の実施形態の説明図。  
【図 5】 本発明が適用されるアルミニウム基板の平面図。  
【図 6】 図 5 のアルミニウム基板のチップ実装状態の平面図。  
【図 7】 図 6 のアルミニウム基板を組込んだ電動車両のモータ制御ユニットの構成説明図。

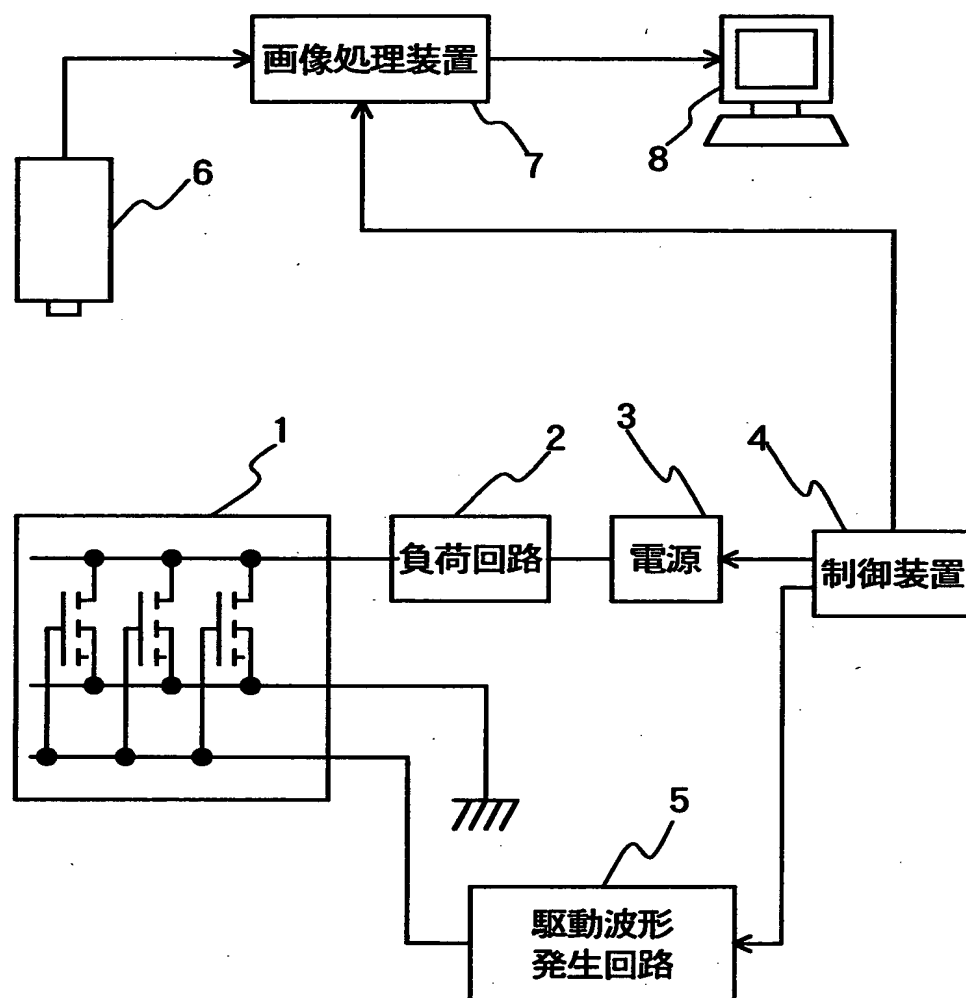
【図 8】 図 7 のモータ制御ユニットの外観構成説明図。

【符号の説明】

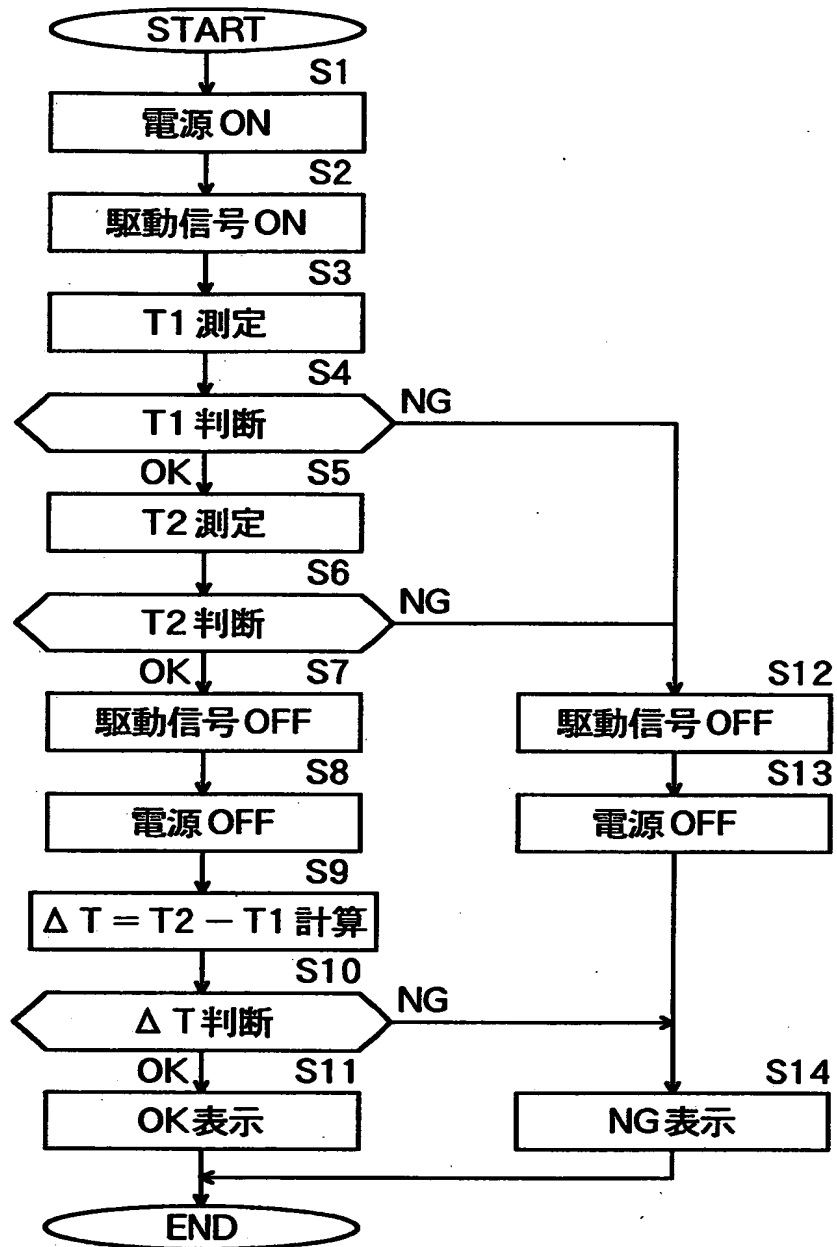
- 1 : ワーク、 2 : 負荷回路、 3 : 電源、  
4 : 制御装置、 5 : 駆動波形発生回路、 6 : サーモグラフィカメラ、  
7 : 画像処理装置、 8 : モニター、 9 : アルミニウム基板、  
10 : レジスト、 11 : ダイオード用のランドパターン、  
12 : FET用のランドパターン、 13 a, 13 b, 13 c : 出力取出端子部、  
14 : 出力端子取付け用の孔、 15 : 取付け孔、 16 : ゲート抵抗、  
17 : ダイオード、 18 : FET、 19, 20 : 樹脂、 21 : コネクタ、  
22 : モータ制御ユニット、 23 : ケース本体、 24 : リブ、  
25 : 電解コンデンサ、 26 a, 26 b, 26 c : 端子取出板、  
27 : カブラ、 28 : 端子、 29 : 樹脂、 30 : 電気ケーブル。

【書類名】 図面

【図 1】

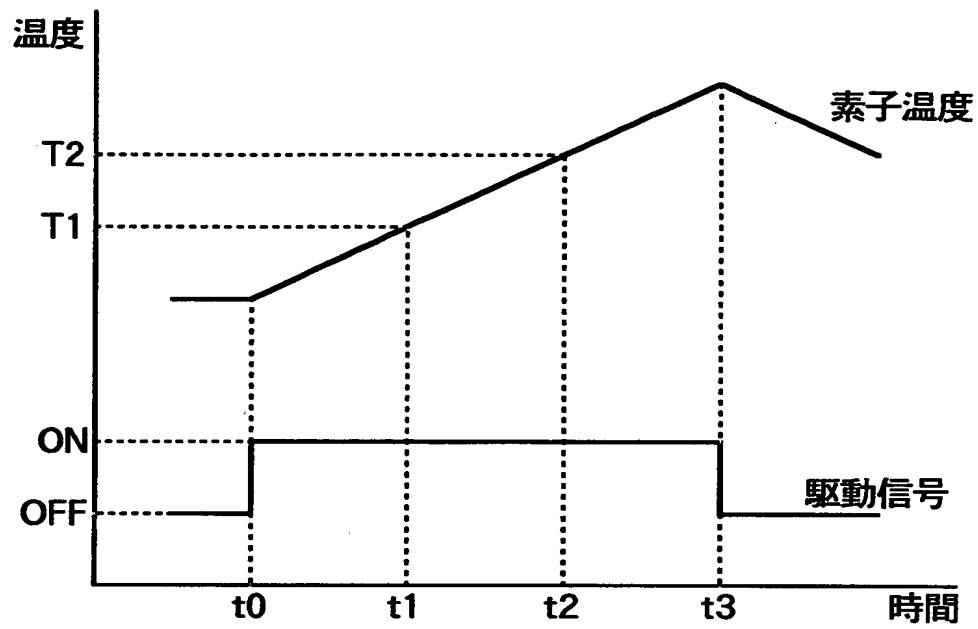


【図 2】

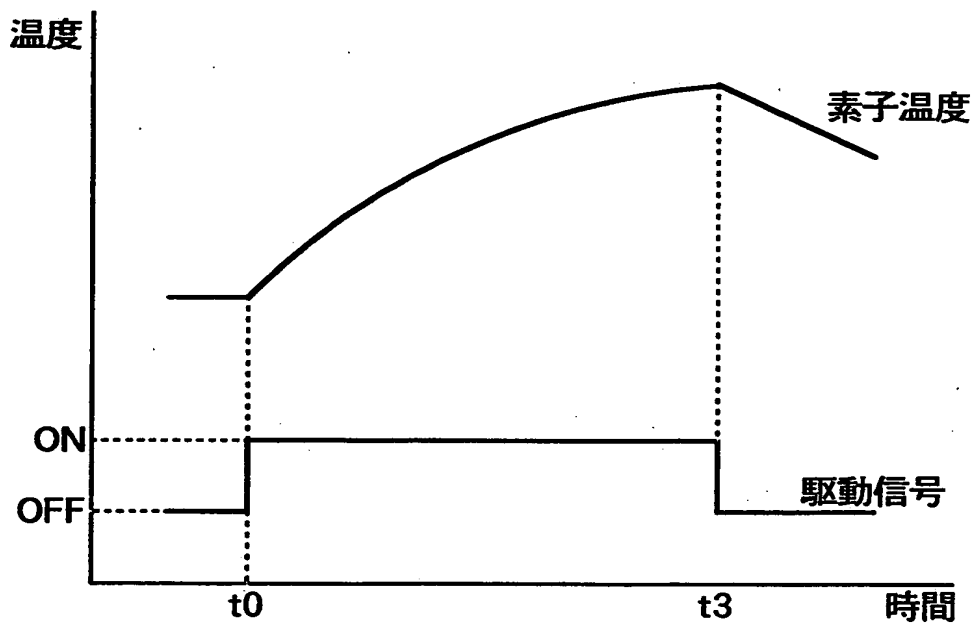




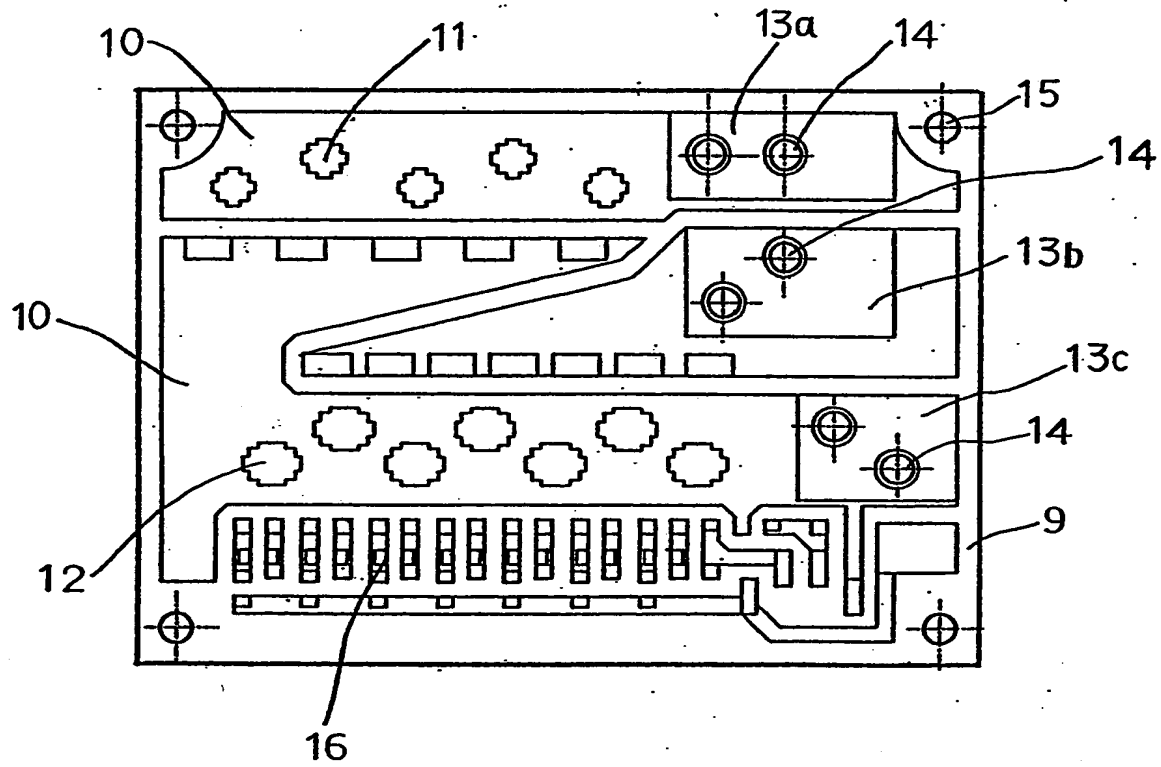
【図 3】



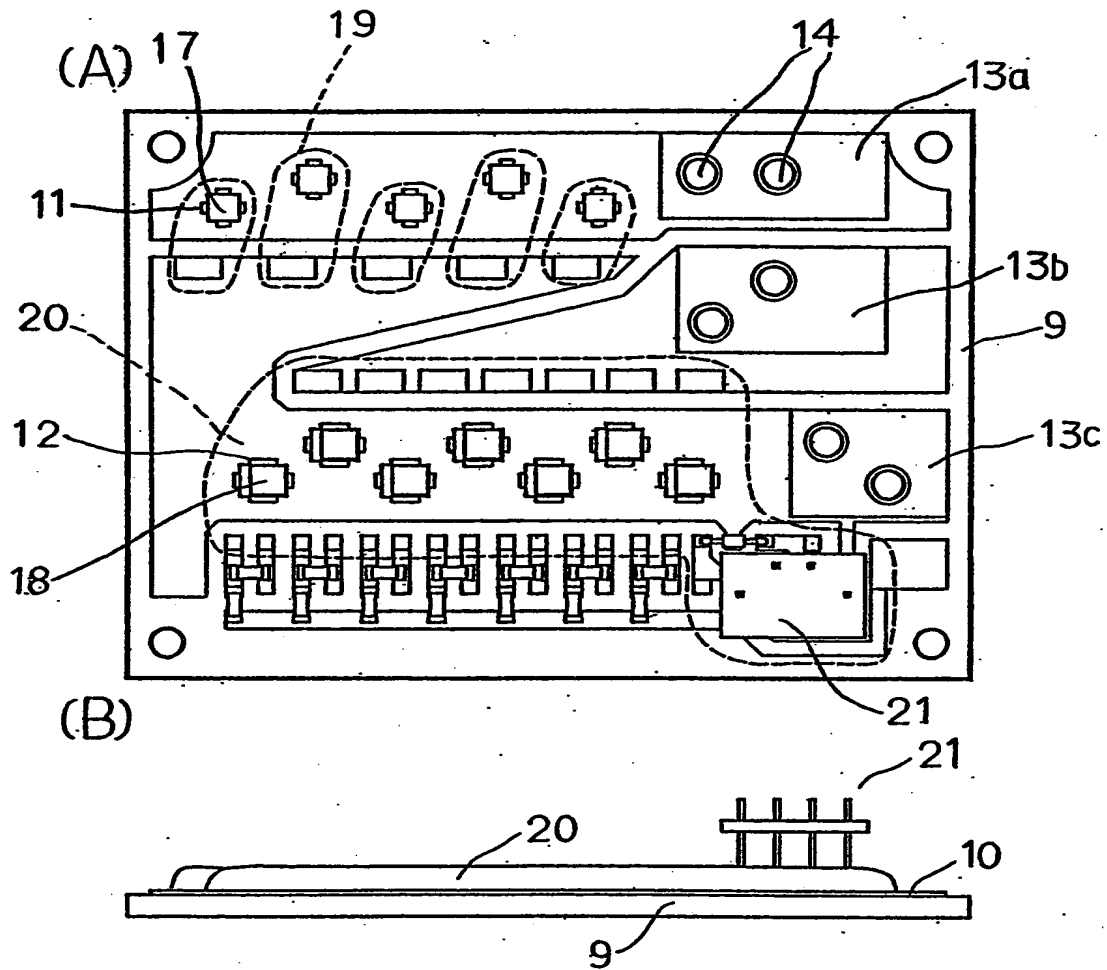
【図 4】



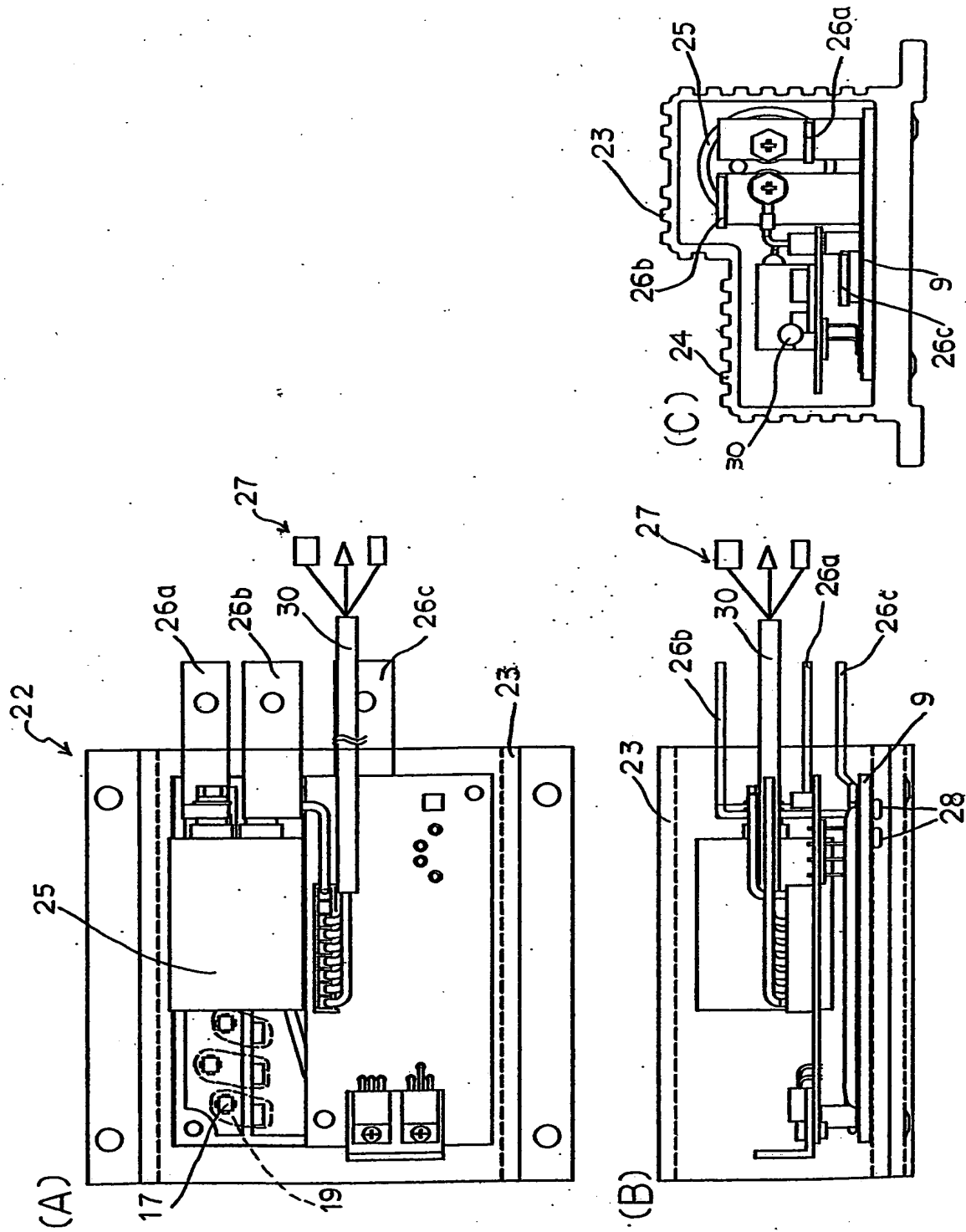
【図 5】



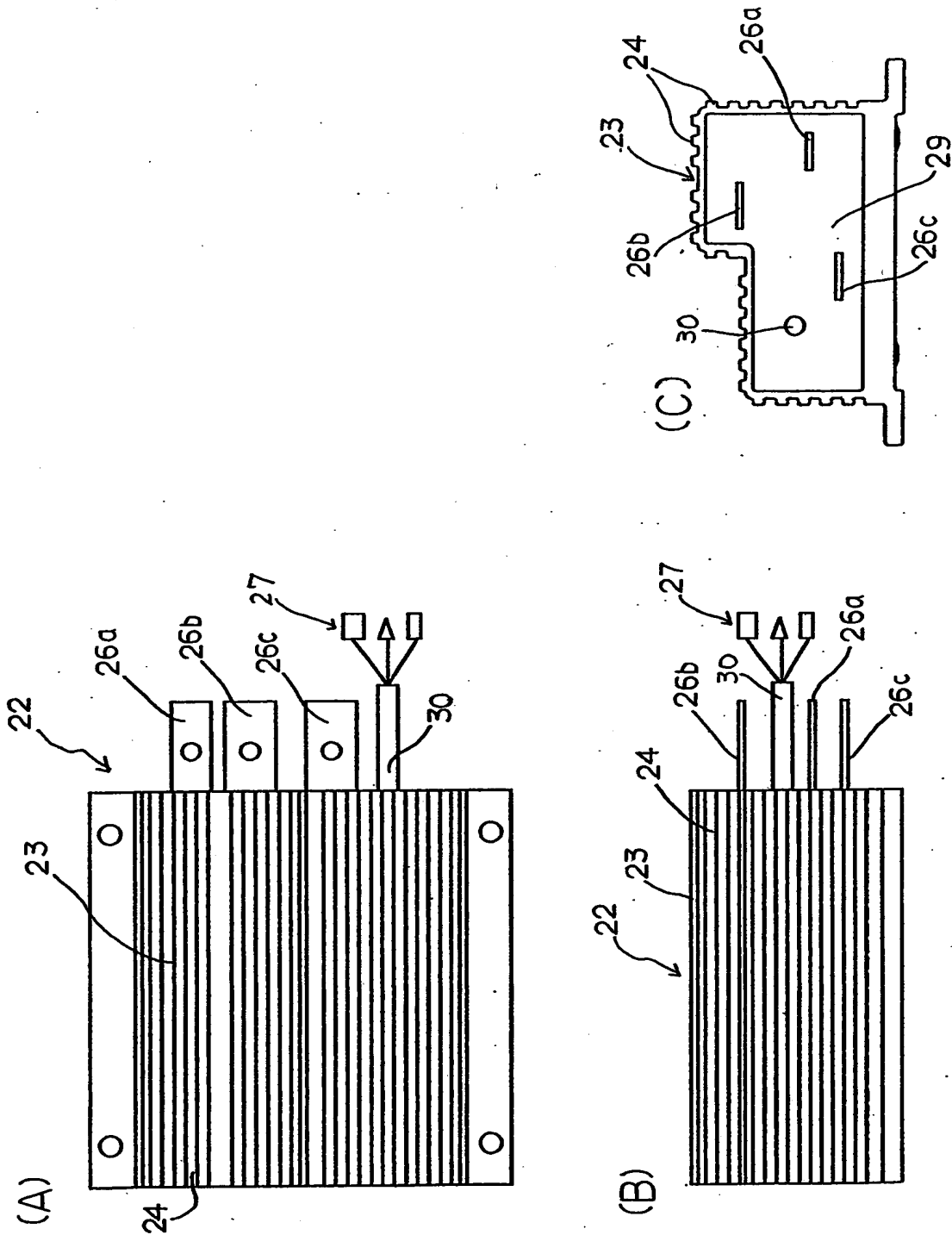
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 複数の並列接続された半導体素子からなる回路における各素子の良否を的確に判別できる半導体回路の検査方法および検査装置を提供する。

【解決手段】 複数の半導体素子を並列に接続した半導体回路からなるワーク 1 の検査方法であって、前記ワーク 1 をサーモグラフィカメラ 6 で撮影して各半導体素子の発熱状態を検出し、この発熱状態に基づいて前記ワーク 1 の良否を判別する。この場合、時間をずらせてワークの温度を測定し、その温度差に基づいて前記ワークの良否を判別する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000191858]

1. 変更年月日 2001年 4月27日  
[変更理由] 名称変更  
住 所 静岡県周智郡森町森1450番地の6  
氏 名 株式会社モリック